



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000232258 A**(43) Date of publication of application: **22.08.00**

(51) Int. Cl

**H01S 5/343**(21) Application number: **11032311**(22) Date of filing: **10.02.99**(71) Applicant: **NIPPON TELEGR & TELEPH  
CORP <NTT>**(72) Inventor: **NOTOMI MASAYA  
KODAMA SATOSHI**(54) **TWO-DIMENSIONAL SEMICONDUCTOR  
PHOTO-CRYSTALLIZED ELEMENT AND  
MANUFACTURE THEREOF**

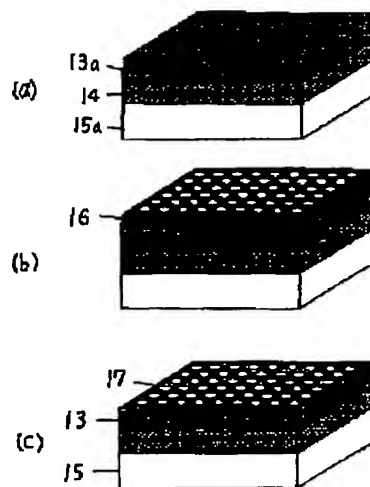
(57) Abstract:

**PROBLEM TO BE SOLVED:** To facilitate the formation of a two-dimensional semiconductor photo-crystallized element, and prevent the material for the crystal element from being limited by a method wherein the photo-crystallized element is constituted into a structure, wherein a semiconductor photo-crystallized layer having a two-dimensional periodic structure and a substrate having a low-refractive index dielectric layer on the surface on at least one side of the surfaces are provided and at the same time, the crystal layer and the dielectric layer are plane-contacted to each other.

**SOLUTION:** A two-dimensional semiconductor photo-crystallized element has a semiconductor photo-crystallized layer 13 having a two-dimensional periodic structure and a substrate 15 having a low-refractive index dielectric layer 14 on the surface and is constituted by plane-contacting the layers 13 and 14 with each other. That is, a resist 16 is applied on a semiconductor thin film layer 13a and the two-dimensional periodic structure is formed on the resist 16 by an electron beam lithography. Then the layer 13a is vertically etched using the resist 16 as a

mask and the periodic structure having periodically vertical holes 17 is formed on the layer 13a to form the layer 13. Thereby, as the element is not formed in an air bridge type, and the formation of the element can be facilitated.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-232258  
(P2000-232258A)

(43) 公開日 平成12年8月22日 (2000.8.22)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	キーワード (参考)
H 0 1 S 5/343		H 0 1 S 3/18	6 7 7 5 F 0 7 3

審査請求 未請求 請求項の数 9 O L (全 8 頁)

(21) 出願番号 特願平11-32311

(22) 出願日 平成11年2月10日 (1999.2.10)

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区大手町二丁目3番1号

(72) 発明者 納富 雅也

東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内

(72) 発明者 児玉 聡

東京都新宿区西新宿三丁目19番2号 日本  
電信電話株式会社内

(74) 代理人 100068353

弁理士 中村 純之助 (外2名)

Fターム (参考) 5F073 AA36 AA74 CA07 CB19 DA22  
DA35 EA29

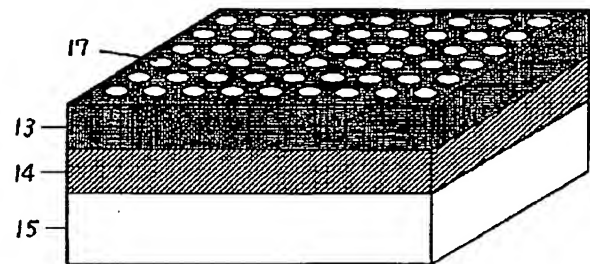
(54) 【発明の名称】 2次元半導体光結晶素子およびその製造方法

(57) 【要約】

【課題】 作製を容易にし、また材料が限定されなくする。

【解決手段】 GaAsからなりかつ周期的な垂直な穴17を有するすなわち2次元周期構造を有する半導体光結晶層13と表面にSiO<sub>2</sub>からなる低屈折率誘電体層14を有しかつGaAsからなる基板15とからなり、半導体光結晶層13と低屈折率誘電体層14とが平面接触されている。

図1



13...半導体光結晶層  
14...低屈折率誘電体層  
15...基板

## 【特許請求の範囲】

【請求項 1】 2 次元周期構造を有する半導体光結晶層と少なくとも一方の表面に低屈折率誘電体層を有する基板とを有し、上記半導体光結晶層と上記低屈折率誘電体層とが平面接触していることを特徴とする 2 次元半導体光結晶素子。

【請求項 2】 2 次元周期構造を有する半導体光結晶層および第 1 の低屈折率誘電体層からなる積層体と、少なくとも一方の表面に第 2 の低屈折率誘電体層を有する基板とを有し、上記第 1 の低屈折率誘電体層と上記第 2 の低屈折率誘電体層とが平面接触していることを特徴とする 2 次元半導体光結晶素子。

【請求項 3】 上記半導体光結晶層として  $GaAs$  からなるものを用いたことを特徴とする請求項 1 または 2 に記載の 2 次元半導体光結晶素子。

【請求項 4】 上記半導体光結晶層として多重歪  $InGaAs/GaAs$  量子井戸構造を有するものを用いたことを特徴とする請求項 1 または 2 に記載の 2 次元半導体光結晶素子。

【請求項 5】 上記低屈折率誘電体層、上記第 1、第 2 の低屈折率誘電体層として  $SiO_2$  からなるものを用いたことを特徴とする請求項 1～4 のいずれかに記載の 2 次元半導体光結晶素子。

【請求項 6】 第 1 の基板に第 1 の半導体薄膜層と第 2 の半導体薄膜層とを積層し、第 2 の基板が有する屈折率誘電体層を上記第 2 の半導体薄膜層に接着し、上記第 1 の基板を上記第 1 の半導体薄膜層をエッチングできないエッチャントで除去し、さらに上記第 1 の半導体薄膜層を上記第 2 の半導体薄膜層をエッチングできないエッチャントで除去し、上記第 2 の半導体薄膜層上にレジストを塗布し、上記レジストにリソグラフィ技術により 2 次元周期構造を作製し、上記レジストをマスクとして上記第 2 の半導体薄膜層に 2 次元周期構造を作製することを特徴とする 2 次元半導体光結晶素子の製造方法。

【請求項 7】 第 1 の基板に第 1 の半導体薄膜層と第 2 の半導体薄膜層と第 1 の低屈折率誘電体層とを積層し、第 2 の基板が有する第 2 の低屈折率誘電体層を上記第 1 の低屈折率誘電体層に接着し、上記第 1 の基板を上記第 1 の半導体薄膜層をエッチングできないエッチャントで除去し、さらに上記第 1 の半導体薄膜層を上記第 2 の半導体薄膜層をエッチングできないエッチャントで除去し、上記第 2 の半導体薄膜層上にレジストを塗布し、上記レジストにリソグラフィ技術により 2 次元周期構造を作製し、上記レジストをマスクとして上記第 2 の半導体薄膜層に 2 次元周期構造を作製することを特徴とする 2 次元半導体光結晶素子の製造方法。

【請求項 8】 上記屈折率誘電体層を上記第 2 の半導体薄膜層に接着する接着工程または上記第 2 の低屈折率誘電体層を上記第 1 の低屈折率誘電体層に接着する接着工程では、接着面に水ガラスを塗布し、水分が蒸発する

温度に加熱することを特徴とする請求項 6 または 7 に記載の 2 次元半導体光結晶素子の製造方法。

【請求項 9】 上記リソグラフィ技術を電子線リソグラフィとすることを特徴とする請求項 6 または 7 に記載の 2 次元半導体光結晶素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は光情報処理、光伝送等に用いられるレーザ、光導波路、光集積回路等の光デバイス等を構成する 2 次元半導体光結晶素子およびその製造方法に関するものである。

## 【0002】

【従来の技術】 誘電体の多次元周期構造では、結晶中で電子状態にバンドギャップが開くことと同じ原理で、光の導波を抑制する波長帯 (Photonic Band Gap) が生じ、光を 2 次元的、3 次元的に閉じ込めることが可能である。このような誘電体周期構造は実際の結晶との類似性から光結晶 (フォトニック結晶、Photonic Crystal) と呼ばれている (J. D. Joannopoulos, P. R. Villeneuve, and S. Fan, Nature 386, p.143 (1997))。この光結晶中では自然放出光の制御が可能であり、また光結晶に非周期部分を導入することにより、光共振器、光導波路等の機能性を持つ光素子を構成することができる。このようにして構成される光素子は、そのサイズを光の波長程度に小さくすることができ、このような光素子を 2 次元空間、3 次元空間内で自由に接続することが可能である。また、自然放出光の制御によりレーザとしての飛躍的な高性能化も可能である。

【0003】 このような理論的な予測を背景として、様々な方法で 2 次元、3 次元の誘電体周期構造を作製する技術が提案されている (C. M. Soukoulis edited, Photonic Band Gap Materials (Kluwer Academic Publishers, London, 1995))。しかし、3 次元的に光の波長オーダーの周期構造を作ることは本質的に難しく、様々な方法が提案されているものの、実用的なレベルで光集積回路の基盤となり得るものは見つかっていない。一方、2 次元周期構造を有する光結晶すなわち 2 次元光結晶は基本的に現在のリソグラフィ技術でも作製可能であり、また現実的な光集積回路として考えた場合にも、3 次元集積化よりも 2 次元集積化の方が構成が容易であることから、光結晶の光素子応用として考えた場合には 2 次元光結晶の方が実現性が高い。

【0004】 ところで、図 10 に示すように、理想的な 2 次元光結晶は Z 軸方向に一樣で無限の長さを持つことになるが、現実的にそのようなものを作製することは不可能である。また、Z 軸方向の長さが長いと、光が Z 軸方向に広がってしまい、増幅、吸収など光素子に何らかの機能を持たせようとするに不利になる上に、従来型的光素子 (光導波路、光ファイバー等) との接続も困難になる。そこで、現実的に 2 次元光素子を利用しようと考

えると、Z軸方向に何らかの光閉じ込めを行わなければならない。従って、これまでも2次元光結晶部分をコアとし、その上下をクラッド層でサンドイッチしたスラブ型の光閉じ込めが用いられてきた。例えば、報告されている2次元光結晶では、コアとクラッドとで構成される通常のスラブ型半導体光導波路へリソグラフィとドライエッチング加工とを加えることにより2次元的な構造を作製していた。

【0005】図11は従来の2次元半導体光結晶素子を示す概略斜視図である。図に示すように、基板1上に半導体からなる下部クラッド層2が形成され、下部クラッド層2上に2次元周期構造を有する半導体光結晶層(コア層)3が形成され、半導体光結晶層3上に低誘電率の誘電体または空気からなる上部クラッド層4が形成されている。

【0006】しかし、半導体光結晶層3の2次元光結晶の効果を大きくするためには、必然的に2次元光結晶を構成する二つの物質の屈折率差を大きくとらなければならないから、多くの場合高屈折率領域には空気( $n=1.0$ )や二酸化珪素( $n=1.46$ )などが用いられることになる。このため、半導体光結晶層3の平均屈折率は通常の半導体の屈折率( $n=3$ 程度)に比べて小さくなるが、クラッド層の屈折率を半導体光結晶層3の屈折率よりも低くしなければならぬから、半導体からなるクラッド層を用いることが不可能になる。

【0007】そのため、これまでの報告例では、図12に示すように、薄い2次元光結晶構造をエアブリッジ(Air Bridge)型にして空気中に位置させることにより、クラッドとして空気を用いているものがある。

【0008】また、SOI基板上に2次元光結晶を作製し、 $\text{SiO}_2$ からなる下部クラッド層を用いる方法も報告されている。

【0009】

【発明が解決しようとする課題】しかし、薄い2次元光結晶構造をエアブリッジ型にして空気中に位置させたときには、作製が著しく困難になり、実際のデバイスを構成することが難しくなる。

【0010】また、SOI基板上に2次元光結晶を作製し、 $\text{SiO}_2$ からなる下部クラッド層を用いたときには、材料がSiに限定されるから、レーザや光スイッチなどの光機能素子を構成可能なIII-V族半導体では、この方法を用いることができない。

【0011】本発明は上述の課題を解決するためになされたもので、作製が容易であり、また材料が限定されることがない2次元半導体光結晶素子、2次元半導体光結晶素子の製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】この目的を達成するため、本発明においては、2次元周期構造を有する半導体光結晶層と少なくとも一方の表面に低屈折率誘電体層と

有する基板とを設け、上記半導体光結晶層と上記低屈折率誘電体層とを平面接触させる。

【0013】また、2次元周期構造を有する半導体光結晶層および第1の低屈折率誘電体層からなる積層体と、少なくとも一方の表面に第2の低屈折率誘電体層を有する基板とを設け、上記第1の低屈折率誘電体層と上記第2の低屈折率誘電体層とを平面接触させる。

【0014】この場合、上記半導体光結晶層としてGaAsからなるものを用いる。

【0015】また、上記半導体光結晶層として多重歪InGaAs/GaAs量子井戸構造を有するものを用いる。

【0016】これらの場合、上記低屈折率誘電体層、上記第1、第2の低屈折率誘電体層としては $\text{SiO}_2$ からなるものを用いる。

【0017】また、第1の基板に第1の半導体薄膜層と第2の半導体薄膜層とを積層し、第2の基板が有する屈折率誘電体層を上記第2の半導体薄膜層に接着し、上記第1の基板を上記第1の半導体薄膜層をエッチングできないエッチャントで除去し、さらに上記第1の半導体薄膜層を上記第2の半導体薄膜層をエッチングできないエッチャントで除去し、上記第2の半導体薄膜層上にレジストを塗布し、上記レジストにリソグラフィ技術により2次元周期構造を作製し、上記レジストをマスクとして上記第2の半導体薄膜層に2次元周期構造を作製する。

【0018】また、第1の基板に第1の半導体薄膜層と第2の半導体薄膜層と第1の低屈折率誘電体層とを積層し、第2の基板が有する第2の低屈折率誘電体層を上記第1の低屈折率誘電体層に接着し、上記第1の基板を上記第1の半導体薄膜層をエッチングできないエッチャントで除去し、さらに上記第1の半導体薄膜層を上記第2の半導体薄膜層をエッチングできないエッチャントで除去し、上記第2の半導体薄膜層上にレジストを塗布し、上記レジストにリソグラフィ技術により2次元周期構造を作製し、上記レジストをマスクとして上記第2の半導体薄膜層に2次元周期構造を作製する。

【0019】これらの場合、上記屈折率誘電体層を上記第2の半導体薄膜層に接着する接着工程または上記第2の低屈折率誘電体層を上記第1の低屈折率誘電体層に接着する接着工程では、接着面に水ガラスを塗布し、水分が蒸発する温度に加熱する。

【0020】また、上記リソグラフィ技術を電子線リソグラフィとする。

【0021】

【発明の実施の形態】図1は本発明に係る2次元半導体光結晶素子を示す概略斜視図である。図に示すように、GaAsからなりかつ周期的な垂直な穴17を有するすなわち2次元周期構造を有する半導体光結晶層(コア部)13と表面に $\text{SiO}_2$ からなる低屈折率誘電体層(下部クラッド層)14を有しかつGaAsからなる基

10

20

30

40

50

板 15 とからなり、半導体光結晶層 13 と低屈折率誘電体層 14 とが平面接触している。そして、半導体光結晶層 13 の穴 17 部（空孔部）と残った部分との体積比は 4 : 6 である。

【0022】この 2 次元半導体光結晶素子においては、半導体光結晶層 13 の平均屈折率は 2.5 であり、また下部クラッド層を構成する低屈折率誘電体層 14 の屈折率は 1.4 であり、上部クラッド層を構成する空気の屈折率は 1.0 であるから、光は半導体光結晶層 13 内に強く閉じ込められる。

【0023】つぎに、図 1 に示した 2 次元半導体光結晶素子の製造方法すなわち本発明に係る 2 次元半導体光結晶素子の製造方法を図 2、図 3 により説明する。まず、図 2(a) に示すように、分子線エビタキシャル法 (MBE) または有機金属気相成長法などの半導体エビタキシャル成長法により、GaAs からなる第 1 の基板 11 上に厚さ 0.1  $\mu\text{m}$  の InGaP からなる第 1 の半導体薄膜層（エッチングストップ層）12 を成長させ、半導体薄膜層 12 上に厚さ 1  $\mu\text{m}$  の GaAs からなる第 2 の半導体薄膜層 13a を成長させる。また、図 2(b) に示すように、GaAs からなる第 2 の基板 15a 上に厚さ 1  $\mu\text{m}$  の SiO<sub>2</sub> からなる低屈折率誘電体層 14 を積層する。つぎに、図 2(c) に示すように、半導体薄膜層 13a と低屈折率誘電体層 14 とを張り合わせ接着する。この場合、半導体薄膜層 13a、低屈折率誘電体層 14 の接着面に水ガラスを塗し、上記接着面を張り合わせ、水が蒸発する温度に加熱する。つぎに、図 2(d) に示すように、基板 11 を選択性を持つエッチャントにより半導体薄膜層 12 で止まるまでエッチングする。つぎに、図 2(e)、図 3(a) に示すように、表面に残った半導体薄膜層 12 を別の選択エッチャントを用いてエッチングすることにより、低屈折率誘電体層 14 上に半導体薄膜層 13a が載った構造を完成させる。つぎに、図 3(b) に示すように、半導体薄膜層 13a 上にレジスト 16 を塗布し、レジスト 16 に電子線リソグラフィにより 2 次元周期構造を作製する。つぎに、図 3(c) に示すように、レジスト 16 をマスクとして半導体薄膜層 13a を垂直にエッチングを行ない、半導体薄膜層 13a に周期的な垂直な穴 17 を有する 2 次元周期構造を作製して、2 次元周期構造を有する半導体光結晶層 13 を形成する。

【0024】この 2 次元半導体光結晶素子、2 次元半導体光結晶素子の製造方法においては、エブリッジ型にしないから、作製が容易であり、実際のデバイスを構成することが極めて容易となる。また、SOI 基板上に 2 次元光結晶を作製しないから、材料が Si に限定されないため、レーザや光スイッチなどの光機能素子を構成可能な III-V 族半導体でもこの方法を用いることができる。また、半導体薄膜層 13a、低屈折率誘電体層 14 の接着面に水ガラスを塗し、上記接着面を張り合わせ、水が蒸発する温度に加熱することにより、半導体薄膜層

13a と低屈折率誘電体層 14 とを接着するから、接着を強固にすることができる。また、半導体薄膜層 13a は基板 11 上にエビタキシャル成長によって作製されるから、半導体薄膜層 13a として高品質で低欠陥のものが作製可能であり、また作製工程は簡単である。また、低屈折率誘電体層 14 が実際に半導体光結晶層 13 を機械的に支えることになるから、エブリッジ型の場合と比較して大面積の半導体光結晶層 13 を作製することが可能である。

10 【0025】図 4 は本発明に係る他の 2 次元半導体光結晶素子を示す概略斜視図である。図に示すように、GaAs からなりかつ周期的な垂直な穴 27 を有するすなわち 2 次元周期構造を有する半導体光結晶層（コア部）23 および第 1 の低屈折率誘電体層（下部クラッド層）24a からなる積層体と、表面に第 2 の低屈折率誘電体層（下部クラッド層）24b を有しかつ GaAs からなる基板 25 とからなり、低屈折率誘電体層 24a と低屈折率誘電体層 24b とが平面接触している。そして、半導体光結晶層 23 の穴 27 部（空孔部）と残った部分との体積比は 4 : 6 である。

20 【0026】この 2 次元半導体光結晶素子においては、半導体光結晶層 23 の平均屈折率は 2.5 であり、また下部クラッド層を構成する低屈折率誘電体層 24a、24b の屈折率は 1.4 であり、上部クラッド層を構成する空気の屈折率は 1.0 であるから、光は半導体光結晶層 23 内に強く閉じ込められる。

30 【0027】つぎに、図 4 に示した 2 次元半導体光結晶素子の製造方法すなわち本発明に係る他の 2 次元半導体光結晶素子の製造方法を図 5、図 6 により説明する。まず、図 5(a) に示すように、半導体エビタキシャル成長法により GaAs からなる第 1 の基板 21 上に厚さ 0.1  $\mu\text{m}$  の InGaP からなる第 1 の半導体薄膜層（エッチングストップ層）22 を成長させ、半導体薄膜層 22 上に厚さ 1  $\mu\text{m}$  の GaAs からなる第 2 の半導体薄膜層 23a を成長させる。つぎに、図 5(b) に示すように、半導体薄膜層 23a 上に厚さ 1  $\mu\text{m}$  の SiO<sub>2</sub> からなる第 1 の低屈折率誘電体層 24a を積層する。また、図 5(c) に示すように、GaAs からなる第 2 の基板 25a 上に厚さ 1  $\mu\text{m}$  の SiO<sub>2</sub> からなる第 2 の低屈折率誘電体層 24b を積層する。つぎに、図 5(d) に示すように、低屈折率誘電体層 24a と低屈折率誘電体層 24b とを張り合わせ接着する。この場合、低屈折率誘電体層 24a、低屈折率誘電体層 24b の接着面に水ガラスを塗し、上記接着面を張り合わせ、水が蒸発する温度に加熱する。つぎに、図 5(e) に示すように、基板 21 を選択性を持つエッチャントにより半導体薄膜層 22 で止まるまでエッチングする。つぎに、図 5(f)、図 6(a) に示すように、表面に残った半導体薄膜層 22 を別の選択エッチャントを用いてエッチングすることにより、低屈折率誘電体層 24a、24b 上に半導体薄膜層 23a が

載った構造を完成させる。つぎに、図 6 (b) に示すように、半導体薄膜層 23 a 上にレジスト 26 を塗布し、レジスト 26 に電子線リソグラフィにより 2 次元周期構造を作製する。つぎに、図 6 (c) に示すように、レジスト 26 をマスクとして半導体薄膜層 23 a を垂直にエッチングを行ない、半導体薄膜層 23 a に周期的な垂直な穴 27 を有する 2 次元周期構造を作製して、2 次元周期構造を有する半導体光結晶層 23 を形成する。

【0028】図 7 は本発明に係る他の 2 次元半導体光結晶素子を示す図である。図に示すように、2 次元周期構造を有する半導体光結晶層 23 に非周期部分 31 が設けられ、非周期部分 31 は 2 次元光結晶における光共振器となる。

【0029】この 2 次元半導体光結晶素子においては、非周期部分 31 は高い Q 値を持つ光共振器として働き、さらに自然放出光が抑制され励起された電子正孔対が誘導放出光に高い比率で転換される。その結果、有効体積が非常に小さく低い閾値電流を持つレーザが実現される。

【0030】図 8 は本発明に係る他の 2 次元半導体光結晶素子を示す図である。図に示すように、2 次元周期構造を有する半導体光結晶層 23 に非周期部分 32 が設けられ、非周期部分 32 は 2 次元光結晶における光導波路となる。

【0031】図 9 は本発明に係る他の 2 次元半導体光結晶素子を示す概略斜視図である。図に示すように、半導体光結晶層 13 に多重歪 InGaAs/GaAs 量子井戸構造 33 が形成され、半導体光結晶層 13 に非周期部分 34 が設けられ、非周期部分 34 は 2 次元光結晶における光共振器となる。

【0032】この 2 次元半導体光結晶素子においては、多重歪 InGaAs/GaAs 量子井戸構造 33 は高い光学利得を持つから、小さい体積で大きな利得を持つレーザを作製することができる。また、半導体光結晶層 13 は通常の成長条件で作製可能であるから、多重歪 InGaAs/GaAs 量子井戸構造 33 を容易に形成することができる。

【0033】なお、上述実施の形態においては、半導体光結晶層 13、23 および基板 15、25 に GaAs からなるものを用いたが、半導体光結晶層、基板に InP、Si 等の他の材料からなるものを用いてもよい。また、上述実施の形態においては、レジスト 16 に電子線リソグラフィにより 2 次元周期構造を作製したが、レジストに他のリソグラフィ技術により 2 次元周期構造を作製してもよい。また、上述実施の形態においては、半導体光結晶層 13、23 の穴 17、27 部と残った部分との体積比を 4:6 としたが、半導体光結晶層の穴部と残った部分との体積比をバンドギャップが開く範囲とすれば、同様の効果がある。また、上述実施の形態においては、半導体光結晶層 13、23 および基板 15、25 に

GaAs からなるものを用いたが、半導体光結晶層と基板とを低屈折率誘電体層、第 1、第 2 の低屈折率誘電体層を介して接着しているから、半導体光結晶層の材料と基板の材料との組み合わせは格子整合等の条件に縛られることがない。

#### 【0034】

【発明の効果】本発明に係る 2 次元半導体光結晶素子、2 次元半導体光結晶素子の製造方法においては、エブリッジ型にしないから、作製が容易であり、また SOI 基板上に 2 次元光結晶を作製しないから、材料が限定されない。

【0035】また、半導体光結晶層として GaAs からなるものを用いたときには、光機能素子を構成することができる。

【0036】また、半導体光結晶層として多重歪 InGaAs/GaAs 量子井戸構造を有するものを用いたときには、小さい体積で大きな利得を持つレーザを作製することができる。

【0037】また、屈折率誘電体層を第 2 の半導体薄膜層に接着する接着工程または第 2 の低屈折率誘電体層を第 1 の低屈折率誘電体層に接着する接着工程では、接着面に水ガラスを塗布し、水分が蒸発する温度に加熱したときには、接着を強固にすることができる。

#### 【図面の簡単な説明】

【図 1】本発明に係る 2 次元半導体光結晶素子を示す概略斜視図である。

【図 2】本発明に係る 2 次元半導体光結晶素子の製造方法の説明図である。

【図 3】本発明に係る 2 次元半導体光結晶素子の製造方法の説明図である。

【図 4】本発明に係る他の 2 次元半導体光結晶素子を示す概略斜視図である。

【図 5】本発明に係る他の 2 次元半導体光結晶素子の製造方法の説明図である。

【図 6】本発明に係る他の 2 次元半導体光結晶素子の製造方法の説明図である。

【図 7】本発明に係る他の 2 次元半導体光結晶素子を示す図である。

【図 8】本発明に係る他の 2 次元半導体光結晶素子を示す図である。

【図 9】本発明に係る他の 2 次元半導体光結晶素子を示す概略斜視図である。

【図 10】2 次元光結晶を示す概略斜視図である。

【図 11】従来の 2 次元半導体光結晶素子を示す概略斜視図である。

【図 12】従来の他の 2 次元半導体光結晶素子を示す概略斜視図である。

#### 【符号の説明】

11…第 1 の基板

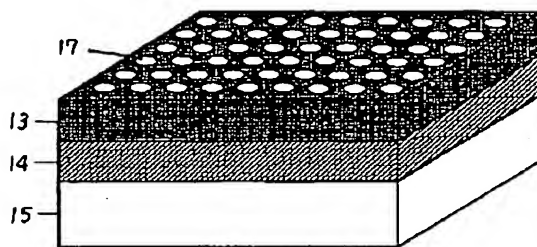
12…第 1 の半導体薄膜層

9

- 13...半導体光結晶層
- 13a...第2の半導体薄膜層
- 14...低屈折率誘電体層
- 15...基板
- 15a...第2の基板
- 21...第1の基板
- 22...第1の半導体薄膜層
- 23...半導体光結晶層
- 23a...第2の半導体薄膜層

【図1】

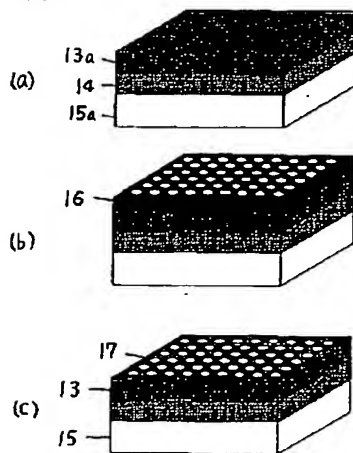
図1



- 13...半導体光結晶層
- 14...低屈折率誘電体層
- 15...基板

【図3】

図3



- 13...半導体光結晶層
- 13a...第2の半導体薄膜層
- 14...低屈折率誘電体層
- 15...基板
- 15a...第2の基板

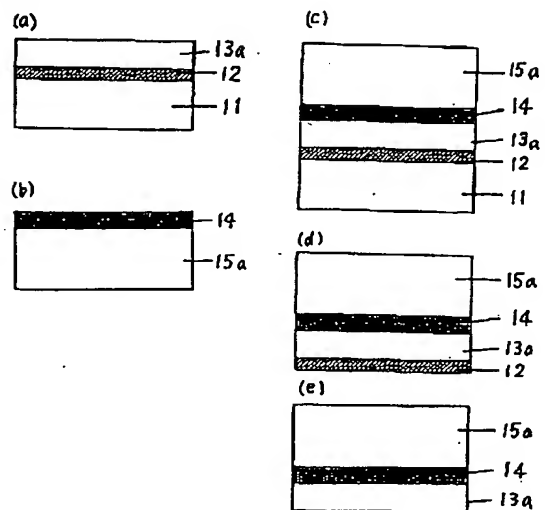
10

- \* 24a...第1の低屈折率誘電体層
- 24b...第2の低屈折率誘電体層
- 25...基板
- 25a...第2の基板
- 31...非周期部分
- 32...非周期部分
- 33...多重歪InGaAs/GaAs量子井戸構造
- 34...非周期部分

\*

【図2】

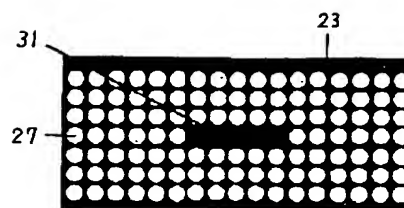
図2



- 11...第1の基板
- 12...第1の半導体薄膜層
- 13a...第2の半導体薄膜層
- 14...低屈折率誘電体層
- 15a...第2の基板

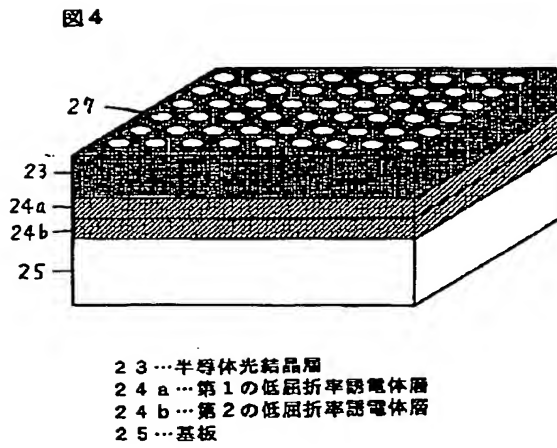
【図7】

図7



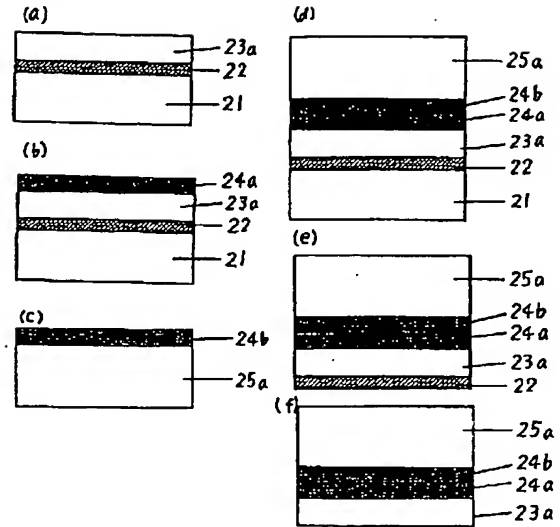
- 23...半導体光結晶層
- 31...非周期部分

【図 4】



【図 5】

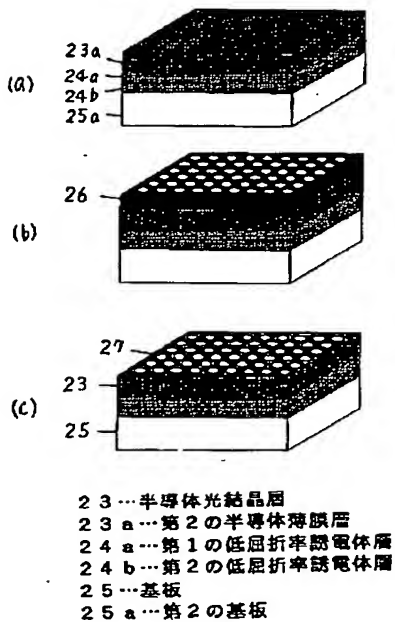
図 5



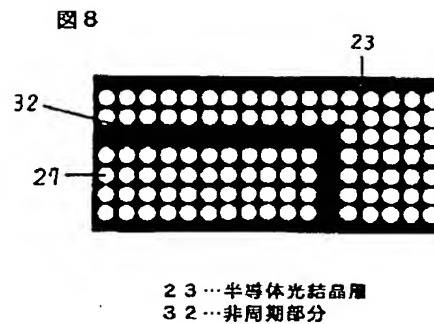
21…第1の基板  
22…第1の半導体薄膜層  
23a…第2の半導体薄膜層  
24a…第1の低屈折率誘電体層  
24b…第2の低屈折率誘電体層  
25a…第2の基板

【図 6】

図 6

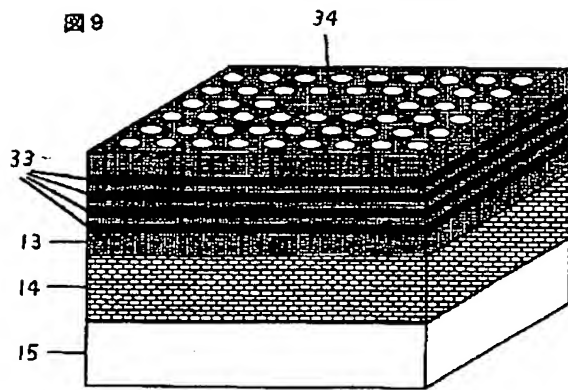


【図 8】





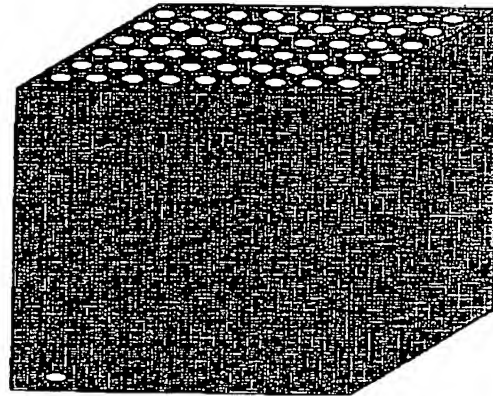
【図9】



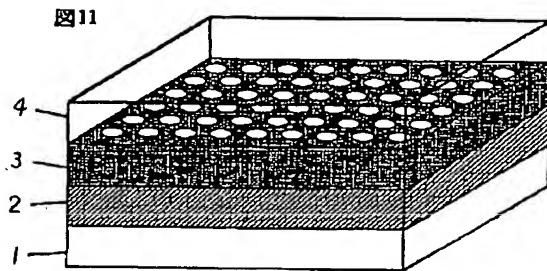
- 13…半導体光結晶層  
 14…低屈折率誘電体層  
 15…基板  
 33…多重並InGaAs/GaAs量子井戸構造  
 34…非周期部分

【図10】

図10



【図11】



【図12】

図12

